

PAT-NO: JP403116949A
DOCUMENT-IDENTIFIER: JP 03116949 A
TITLE: MANUFACTURE OF IC PACKAGE AND IC PACKAGE CASE
PUBN-DATE: May 17, 1991

INVENTOR-INFORMATION:
NAME
YAMAMOTO, TAKESHI

ASSIGNEE-INFORMATION:
NAME
ENPLAS CORP

COUNTRY
N/A

APPL-NO: JP01254852
APPL-DATE: September 29, 1989

INT-CL (IPC): H01L023/06, H01L023/28
US-CL-CURRENT: 438/113

ABSTRACT:

PURPOSE: To dispense with a hole or the like provided to a PC board and to enable an IC package to be easily mounted by a method wherein the IC chip is made to recede into the recess of a case, the mounting part of an IC package on a PC board or the like is formed flat, and a lead is formed on the flat part concerned.

CONSTITUTION: Leads 2 are three-dimensionally formed on the inner face of a case 1 and on the surface of a mounting part 1a so as to serve as a required wiring pattern along the inner face concerned. That is, the case 1 is formed recessed, and an IC chip 3 is housed in the recessed part concerned and sealed

up, so that the mounting part 1a can be made flat, and an IC package can be easily fixed and connected to a PC board by bonding with silver paste or soldering overlapping the PC board. As mentioned above, the fitting part of an IC package is formed flat. In result, a relief hole or the like is not required to be provided to a PC board or the like, and furthermore a case itself is formed thick-walled to be high in strength, so that an IC package can be not only improved in reliability but also easily handled.

COPYRIGHT: (C)1991,JPO&Japio

⑨ 日本国特許庁(JP) ⑩ 特許出願公開
⑪ 公開特許公報(A) 平3-116949

⑫ Int. Cl.⁴
H 01 L 23/06
23/28

識別記号 庁内整理番号
B 7220-5F
K 6412-5F

⑬ 公開 平成3年(1991)5月17日

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 ICパッケージ及びICパッケージ用ケースの製造方法

⑮ 特 願 平1-254852

⑯ 出 願 平1(1989)9月29日

⑰ 発 明 者 山 本 武 埼玉県川口市並木2-30-1 第一精工株式会社内
⑱ 出 願 人 第一精工株式会社 埼玉県川口市並木2-30-1
⑲ 代 理 人 弁理士 篠原 泰司 外1名

明 細 書

1. 発明の名称

ICパッケージ及びICパッケージ用
ケースの製造方法

2. 特許請求の範囲

(1) 凹状のケースの内面にパターン形成された
リードの一端側と接続するICチップを上記ケ
ースの凹所に設置し、上記ICチップを内蓋又はボ
ッティングにより上記ケース内に封止せしめて上
記リードの他端側を上記ケースの周辺部の平坦な
取付面に形成したICパッケージ。

(2) 成形材料により凹状に成形したケースの内
面に、ICチップと接続すべきリードを立体的に
パターン形成し、上記ケースは、接着剤によって
内蓋が固着され、又はボッティングされること
により、上記ICチップを封止するようにしたIC
パッケージ用ケースの製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、ICチップ等の半導体素子をケース

内に封止せしめて成るICパッケージ及びICパ
ッケージ用ケースの製造方法に関する。

(従来の技術及び発明が解決しようとする課題)

第6図は従来のTAB(テープ・オートメイト
ッド・ボンディング)タイプのIC及びその実装
例を示しているが、図において、テープ状基板上
にICチップが設置されると共に配線用リードが
ボンディングワイヤを介して該ICチップと接続
され、更にこれらを樹脂モールド等により封止し
て成るTABタイプのICは、その周辺部の取付
部をPCB基板に固定せしめられるようになって
いる。

しかしながら、かかるTABタイプのICは、
上記取付部側がモールドにより凸状をなしている
ため、PCB基板にはその逃げ用の穴部を形成し
なければならなかった。従って、該穴部自体の形
成に手間がかかるばかりか、穴部に位置合わせを
しながら行う接続作業は面倒にならざるを得な
かった。

本発明は、この種半導体装置として、かかる従

来の不適合を解消し得るようにした新規な構造のICパッケージを提供することを目的とする。

(課題を解決するための手段)

本発明によるICパッケージでは、凹状のケースの内面にパターン形成されたリードの一端側と接続するICチップを、ケースの凹所に設置し、ICチップを内蓋又はポッティングにより上記ケース内に封止せしめ、上記リードの他端側がケースの平坦な取付面に形成されている。

又、上記ICパッケージ用ケースは、合成樹脂により凹状に成形したケースの内面に、ICチップと接続すべきリードが立体的にパターン形成され、接着剤によって内蓋が固着され、又はポッティングされることにより、上記ICチップを封止せしめるようになっている。

(作 用)

本発明によれば、ICチップをケースの凹所に引き込ませているので、ICパッケージのPCB基板等に対する取付部側を平坦面にしてそこにリードを形成することができ、これによりPCB基

板に穴部等を形成する必要がなくなり、取付を容易に行い得る。

(実施例)

以下、第1図乃至第4図に基づき本発明によるICパッケージ及びICパッケージ用ケースの製造方法の一実施例を説明する。図中、1はポリイミド等の樹脂材料によりテーパ状の凹状に形成されると共に周辺部に平坦な取付部1aを備えているケース、2はケース1の内面及び取付部1a表面上に所望の配線パターンとなるように(第2図(A)参照)例えば、液晶ポリマー二重成形(ノック対応樹脂及び非ノック対応樹脂により構成される)によってケース1の内面に沿って立体的にパターン形成されたリードである。ここでケース1は例えば第3図に示したように連結部1b、1bにより複数個連結した状態で射出成形により多数個取りされたものを該連結部1bから切離すようにして形成される。3はケース1の底部に設置・固定されたICチップ、4はリードの一端側2aとICチップとを接続せしめるボンディング

ワイヤ、5はケース1の凹部に嵌合し得るように形成される(第4図)と共にICチップ3を収容するための内蓋5aを備えている樹脂等で形成された内蓋、6は内蓋5をケース1に固着せしめる接着剤である。上記の場合、内蓋5はケース1の取付部1aよりも外側に突出しないようになっていて共に該取付部1aに配置されたリード2の他端側2bが、図示しないPCB基板等の配線端子部と接続されるようになっている。又、上記リード2を形成する場合、ケース1の表面上に所謂、タンポ印刷(三次曲面印刷)により形成してもよく、又はフィルム一体成形により形成することもできる。

本発明によるICパッケージ及びICパッケージ用ケースの製造方法は上記のように構成されているから、ケース1を凹状に形成してその内部にICチップ3を収納し且つ封止するようにしたため取付部1aを平坦にすることができたので、PCB基板等へ実装する場合、ICパッケージをPCB基板に重ね合わせて個ベーストによる接着、

半田付等するだけで簡単に取付け接続することができる。このようにICパッケージの取付面側が平坦であるから、PCB基板等に逃げ用の穴部(第6図参照)等を設ける必要がない。又、ケース1自体は射出成形等により肉厚を厚くして強度を強くすることにより信頼性を向上させることができる上に取扱いを容易にすることができる。リード2はかかるケース1の内面に沿って立体的に配線されていると共に、ICチップ3からあらゆる方向に向けて配線パターンを形成し得るので、配線スペースを大きくすることによりICチップ3の高密度化に対応可能となる上に配線の自由度も大きくなる。更に、ケース1の取付部1aを配線パターン2の端部に合わせて第2図(B)のように突出部2cで形成しておけば、PCB基板等の配線端子部との接続の位置合わせが容易になる。

尚、ここでICチップ3をケース1内に封止せしめるために、第5図に示したように、ケース1の内面にリード2を形成して、設置したICチップ3をボンディングワイヤ4により接続した後、

特開平3-116949(3)

ケース1の凹所にポッティング7によって樹脂等を充填することにより行うようにしてもよい。この場合においてもポッティング7はケース1の取付部1aよりも突出しないようにするのは上記内蓋5の場合と同様である。このように、ポッティングによる場合には、ポッティング材を凹所に入れるだけでよいので、作業は極めて容易になる等の利点がある。

(発明の効果)

上述のように本発明によれば、ICパッケージのPCB基板等への取付けが簡単になる上に、配線パターンの引き回しが容易になる等の利点がある。

4. 図面の簡単な説明

第1図は本発明によるICパッケージの一実施例の縦断面図、第2図(A)は本発明に係るICパッケージ用ケースの斜視図、第2図(B)は本発明に係るケースの端部構造の変形例の斜視図、第3図は上記ケースの多数個取りによる製造方法の例を示す斜視図、第4図は本発明に係る上記ケ

ースに装着すべき内蓋の斜視図、第5図は本発明によるICパッケージの変形例を示す縦断面図、第6図は従来の半導体装置のPCB基板への取付け例を示す縦断面図である。

1……ケース、2……リード、3……ICチップ、4……ボンディングワイヤ、5……内蓋、6……接着剤、7……ポッティング。

代理人 藤原 康 司
代理人 鈴木 三 義

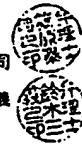


図 1

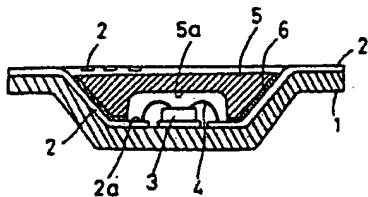


図 3

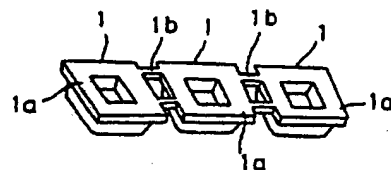


図 2

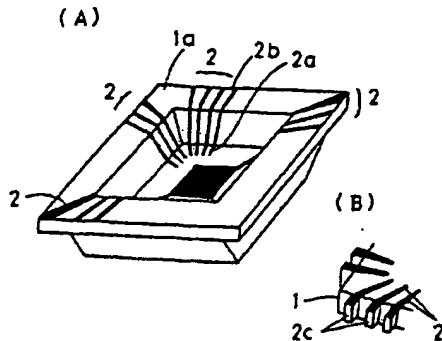


図 4

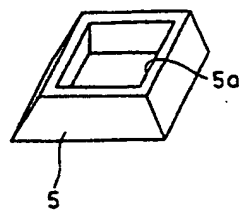


図5

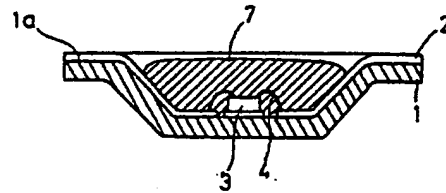
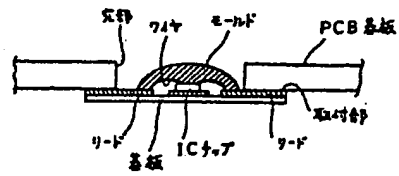


図6



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.